

## Αρχιτεκτονική Υπολογιστών

### Computer Architecture

- **Imperative architectures - Αρχιτεκτονικές διαταγής**
  - The von Neumann paradigm (the von Neumann bottleneck)
    - The Program counter ο αριθμητής εντολών
    - The assignment statement η εντολή ανάθεσης
    - Parallelism παραλληλία
- **Dataflow architectures - Αρχιτεκτονικές Ροής Δεδομένων**
  - Data-driven computing Υπολογιστική καθοδηγούμενη από τα δεδομένα
- **Applicative architectures Αρχιτεκτονικές εφαρμογής**
  - Functional/Reduction machines Αναγωγικές μηχανές
  - Logic machines Λογικές μηχανές (Prolog)

## Αρχιτεκτονικές Υπολογιστών (von Neumann) Computer Architectures

- Μονολιθικοί επεξεργαστές (processor chips)
- Πολυεπεξεργαστές (multi-processors)
- Παράλληλες αρχιτεκτονικές(parallel architectures)
- Αρχιτεκτονικές υψηλών επιδόσεων (HPCN)
- Υπολογιστική Πλέγματος (Grid computing)
- Υπολογιστική Νέφους (Cloud computing)

## Architectures of processor chips Αρχιτεκτονικές των μικρο-επεξεργαστών

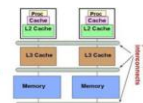
- Basic Architectural features
- Single core processor chip (μονοπύρηνιο επεξεργαστές)
  - Scalar processors –Pipelining (βαθμωτοί – σωλήνωση)
  - Superscalars –ILP – threading (υπερβαθμωτοί – νημάτων)
- Moore's Law (ο νόμος του Moore)
- Models of Multicores (Πολυπύρηνια μοντέλα)
- Multicores (Υπέρ πολυπύρηνιο)
- Multi-Threading (πολύ-νημάτωση)
- Accelerators (Επιταχυντές)

## Basic Architectural features Βασικά χαρακτηριστικά αρχιτεκτονικής

- Memory Hierarchy (caches, Main memory, HDs,...)  
Ιεραρχία μνήμης (κρυφή μνήμη, κύρια μνήμη, δίσκοι)
- Pipelining - Σωλήνωση
- Branch prediction –πρόβλεψη διακλάδωσης
- Instruction Level Parallelism – ILP παραλληλία εντολών
- Data Level Parallelism –DLP παραλληλία δεδομένων
- Thread Level Parallelism – TLP παραλληλία επιπέδου νημάτων

## Ιεραρχία Μνήμης

### Memory hierarchy



#### ♦ Typical latencies for today's technology

Hierarchy	Processor's clocks
Register	1
L1 cache	2-3
L2 cache	6-12
L3 cache	14-40
Near memory	100-300
Far memory	300-900
Remote memory	$O(10^3)$
Message-passing	$O(10^3)$ - $O(10^4)$

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## Pipelining Schemes Σχήματα Σωλήνωσης

Types of temporal parallelism in ILP processors

Sequential processing:  $k_1, k_2, k_3, k_4, k_5$

Prefetching: Overlapping the fetch and further phases

Pipelined EUs: Overlapping the execute phases through pipelining

Pipeline processors: Overlapping all phases

Microprocessors: Mainframes (Early mainframes), Pentium (1985), Pentium Pro (1995), Athlon (2000), Core Duo (2006)

Microprocessors: Intel 80286 (1982), M68020 (1985), IBM 3081 (1987), CDC 7600 (1969), Alpha (1983), IBM 360 (1967), R2000 (1988), 80386 (1985), M68030 (1986)

(F: fetch cycle, D: decode cycle, E: execute cycle, W: write cycle)

Κ. Χαλιώτης, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 7

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## ILP-processing Παραλληλία εντολών

Issue parallelism, Data parallelism

Static dependency resolution: VLIW processors, EPIC processors

Dynamic dependency resolution: Superscalar processors, Superscalar proc. with SIMD extension

Sequential processing, Temporal parallelism: Pipeline processors

Timeline: '75, '90, ~'95-'00

Figure 1.3: The emergence of ILP-paradigms and processor types

Κ. Χαλιώτης, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 8

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## Pipeline stages Βαθμίδες Σωλήνωσης

Processor	Year	No. of pipeline stages
Pentium 35	1993	35
Pentium Pro (12)	1995	12
K6 (6)	1997	6
Athlon (6)	2000	6
Athlon-64 (12)	2002	12
P4 Prescott (~30)	2004	~30
Core Duo (14)	2006	14

Number of pipeline stages in Intel's and AMD's processors

Κ. Χαλιώτης, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 9

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## Technology Trends: Microprocessor Capacity

2X transistors/Chip Every 1.5 years Called "Moore's Law"

Gordon Moore (co-founder of Intel) predicted in 1965 that the transistor density of semiconductor chips would double roughly every 18 months.

Slide source: Jack Dongarra

Κ. Χαλιώτης, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 10

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## Traditional Sources of Performance Improvement are Flat-Lining Οι ρυθμοί επιδόσεων πέφτουν (ILP, power, frequency)

In the past each year Processors would become faster

Today the clock speed is fixed or getting slower.

Things are still doubling every 18 - 24 months

Moore's Law reinterpreted

Επαναδιατύπωση του Νόμου του Moore

The "Free Lunch" is over!

From K. Olukotun, L. Hammond, H. Sutter, and B. Smith

Κ. Χαλιώτης, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 11

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## Moore's Law Reinterpreted Επαναδιατύπωση του Νόμου Moore

Moore's Law continues!

How do we use all of those transistors to keep performance increasing at historical rates?

- More out-of-order (prohibited by complexity, performance, power)
- More **threading** (asymptotic performance)
- More **DLP/SIMD** (limited applications, compilers?)
- Bigger **caches** (doesn't address compulsory misses, asymptotic perf.)
- Place a **SMP on a chip** = 'multicore' (and manycore)

Industry's response:

- Number of cores per chip doubles every 18 months, while clock speed decreases (not increases).
  - Need to deal with systems with millions of concurrent threads
  - Future generation will have **billions of threads!**
- Need to be able to easily replace **inter-chip** parallelism with **intra-chip** parallelism

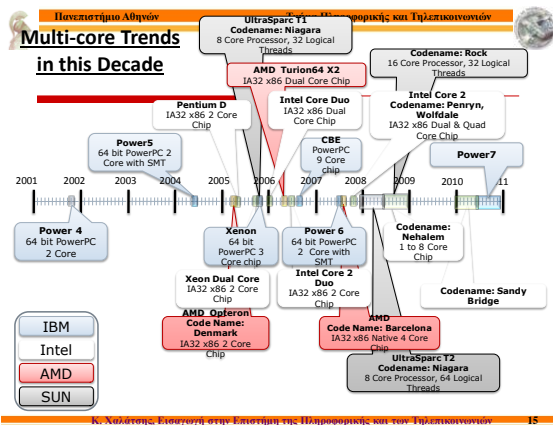
Κ. Χαλιώτης, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 12

**MULTI-CORE ARCHITECTURES**  
Πολυπύρηνες Αρχιτεκτονικές

- The free ride is over
- Employing better manufacturing processes leads to die space savings; more die space = more transistors
  - 90nm, 65nm and 45nm today
  - 32nm, 22nm and 10nm in the works
- Chip makers decided that the best (cheapest) use of the extra transistors is adding additional processing cores
  - 4 or 8 cores with up to 64 threads today
  - Hundreds of cores tomorrow - manycore
- Other avenues: more functionality on a single chip (i.e. adding a GPU, crypto, etc)

**MULTI-CORE ARCHITECTURES**  
Πολυπύρηνες Αρχιτεκτονικές

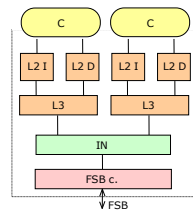
- Multi-core long used in Digital Signal Processing, embedded and network processors
- Many household items contain multi-core processors:
  - iPod – 2 core ARM CPU
  - The PS3 – IBM Cell CPU
  - The Xbox 360 – 3-core Xenon CPU (PowerPC based, SMT capable)
  - GPUs, like the NVIDIA 8800 series – up to 128 mini cores



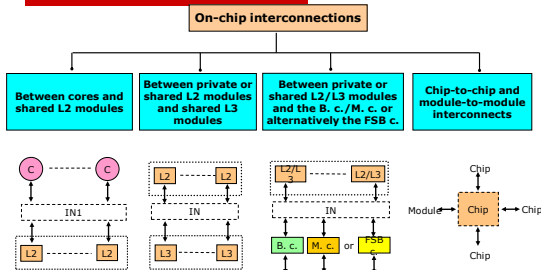
**Multicore architectures Πολυπύρηνες αρχιτεκτονικές**

**Building blocks of multicore processors (MC)**

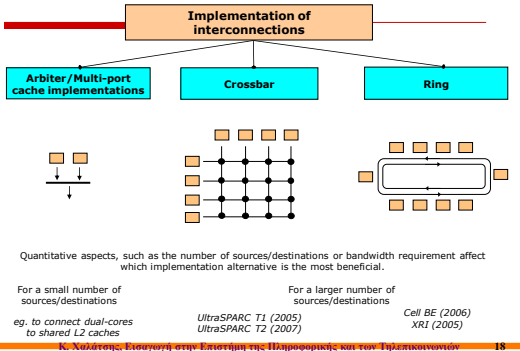
- Cores
  - L2 cache(s) (L2)
  - L3 cache(s), if available (L3)
  - Interconnection network (IN)
  - FSB controller (FSB c.)
- or
- Bus controller (B. c.)
  - Memory controller (M. c.)



**Cores' interconnect-1**



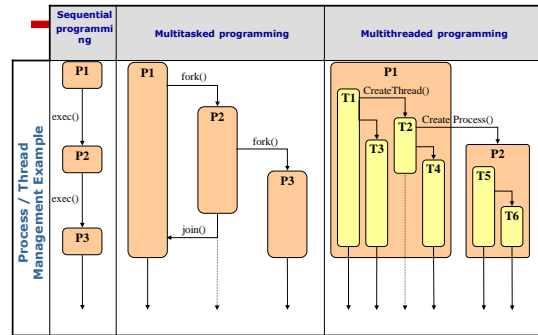
**Cores' interconnect-2**



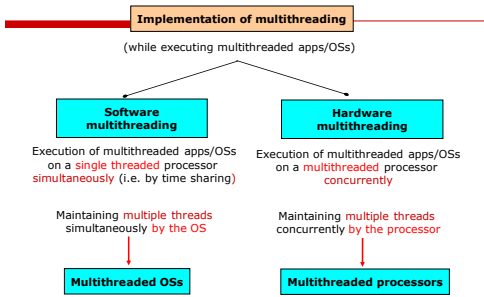
**Performance Beyond ILP** Επιδόσεις πέραν του επιπέδου ILP  
**Multithreading- Πολυνημάτωση**

- Much higher natural parallelism in some applications  
Κάποιες εφαρμογές έχουν εκφύσεως παραλληλία
  - Database, web servers, or scientific codes
- **Thread-Level Parallelism**  
**παραλληλία στο επίπεδο νήματος**
- **Thread-Νήμα:** each has own instructions and data
  - May be part of a parallel program or independent programs
  - Each thread has all state (instructions, data, PC, register state, and so on) needed to execute
- **Multithreading - Πολυνημάτωση:** Thread-Level Parallelism within a processor

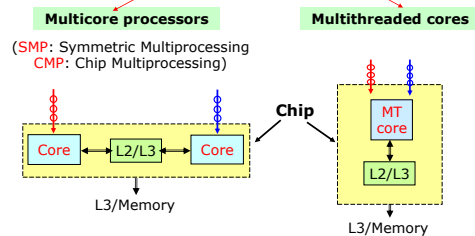
Principle of sequential-, multitasked- and multithreaded programming



**Options for Multithreading**



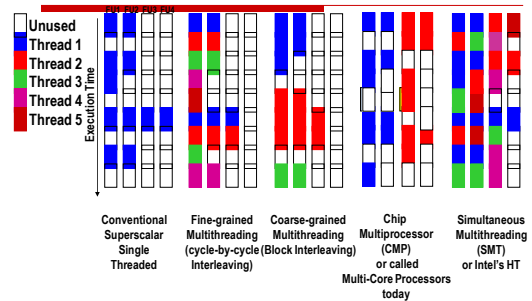
**Multithreaded processors**



**Multithreaded OSs**

- > Windows NT
- > OS/2
- > Unix w/Posix
- > most OSs developed from the 90's on

**Multithreading Paradigms**

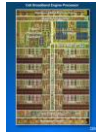


## Trends Τάσεις

- **Multicore – manycore**
- **Hybrid processors**
  - Accelerators for specific kinds of computation
  - More difficult to take advantage of them
- **Application-specific supercomputers**

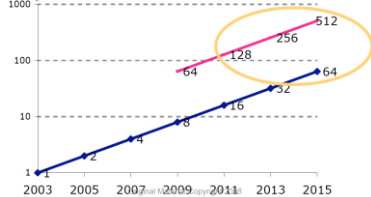
## From Multi- to Many-Core

- Multi-core (2-4 cores) designs dominate the commodity market and percolate into high-end systems
- Many-core (10s or 100+ cores) emerging
  - heterogeneity is a real possibility
- Examples
  - Intel 80-core TeraScale chip & 32-core Larrabee chip
  - IBM Cyclops-64 chip with 160 thread units
  - ClearSpeed 96-core CSX chip
  - 2<sup>nd</sup> generation NvidiaTesla products use 240-core C870 processor (0.9TF single precision)
  - AMD/ATI FireStream 9170 with 320 cores



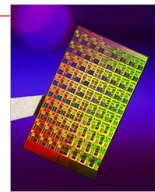
## From Multi- to Many-Core

- **Multicore:** 2X / 2 yrs  $\Rightarrow$   $\approx$  64 cores in 8 years
- **Manycore:** 8X to 16X multicore



## Intel Tera-scale Processor

- 80 simple cores on a single chip
- Two programmable FP engines per core
- Design aspects:
  - Tiled design
  - Network on a chip
    - Each core has a 5-port message passing router
    - Routers connected in a 2-D mesh
  - Fine-grain power management: compute engines/routers can be individually put to sleep
  - Other innovations: sleep transistors, mesochronous clocking, clock gating
- Reaches 1 Tflops peak consuming 62 Watt



## The Problem with manycore!

“I know how to make 4 horses pull a cart - I don't know how to make 1024 chickens do it.”

Enrico Clementi - former IBM fellow



Slide by Ruth Poole - IBM Software Engineer Blue Gene Control System

## HPC Accelerators HPC επιταχυντές

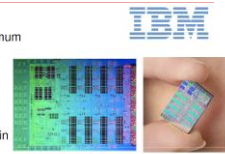
- Cell
- GPGPUs
- FPGAs
- Clearspeed
- Hybrids
  - Intel Larrabee....

# SonyToshibaIBM Cell

- A heterogeneous architecture developed for the PS3
- Combines a PowerPC with co-processing elements to accelerate multimedia and vector processing applications
- Software controlled memories
- Available since 2005
- Many research CELL clusters/projects
- A hybrid Opteron-Cell cluster has become the first petaflop system
  - A nice overview can be found at: [http://en.wikipedia.org/wiki/Cell\\_\(microprocessor\)](http://en.wikipedia.org/wiki/Cell_(microprocessor))
  - A nice workshop on Cell at UCSD <http://crca.ucsd.edu/cellworkshop/>

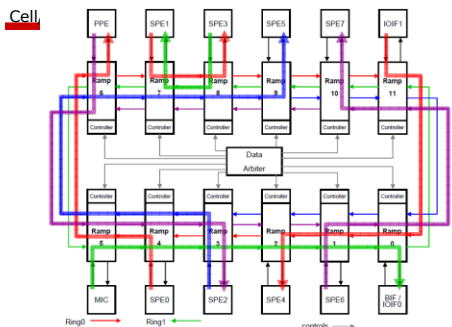
# IBM PowerXCell 8i

- IBM PowerXCell 8i Processor
  - 3.2 GHz frequency with an estimated maximum power dissipation of 92 W
  - 12.8 GFLOPS per Synergistic Processor
  - 100 GFLOPS per processor
  - High bandwidth (200GBps) on chip communication fabric
  - 65 nm process based Cell fabrication plant in East Fishkill, NY
  - 45 nm high-k process based Cell fabrication planned, which will consume 40% less power than 65nm
- IBM Roadrunner integrates General Purpose CISC with Cell processor
  - Enhanced SPUs that handle double precision calculations in the 128 bit registers
  - Double precision 100 GFLOPS



<http://www-03.ibm.com/technology/cell/>

# Cell



# Comparison to some multicores

	intel	AMD	IBM	Sun
Name	Clovertwn	Opteron	Cell	Niagara 2
Chips*Cores	2*4 = 8	2*2 = 4	1*8 = 8	1*8 = 8
Clock Rate	2.3 GHz	2.2 GHz	3.2 GHz	1.4 GHz
Peak MemBW	21 GB/s	21 GB/s	26 GB/s	41 GB/s
Peak GFLOPS	74.6 GF	17.6 GF	14.6 GF	11.2 GF
Naïve SpMV (median of many matrices)	1.0 GF	0.6 GF	--	2.7 GF
Efficiency %	1%	3%	--	24%

Sparse Matrix \* Vector SpMV

# GP-GPUs Μονάδες Επεξεργασίας Γραφικών

- General-Purpose computing on Graphics Processing Units
- Using the GPU as "vector CPU" by (ab)using the programmable vertex shaders
- Available since 2000
- Becoming more and more popular
- Use stream processing to exploit the extremely parallelism
- CUDA tutorial at the Supercomputing Conference 2007
  - A nice introduction can be found at: <http://en.wikipedia.org/wiki/GPGPU>

# FPGAs

Αναπρογραμματιζόμενες συστοιχίες λογικών πυλών

- Field-programmable gate array
- "Adjust the architecture to the needs of your algorithm"
- Invented 1984
- Used heavily in embedded and real-time systems
- Used in supercomputers like Cray XD1, SGI RASC Blades
- Programmability !

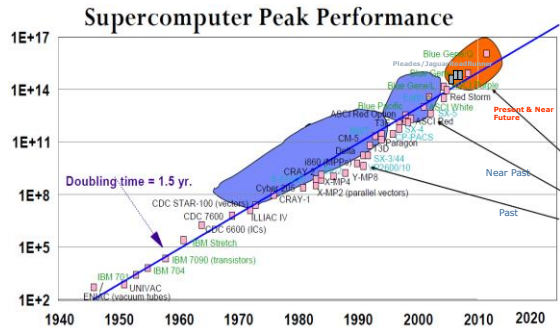
■ An overview can be found at: [http://en.wikipedia.org/wiki/Field-programmable\\_gate\\_array](http://en.wikipedia.org/wiki/Field-programmable_gate_array)

FPGA = Field Programmable Gate Array

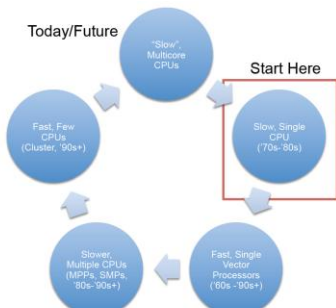
**Parallel architectures – HPC  
Παράλληλες αρχιτεκτονικές - ΥΥΕ**

- **Parallel systems architecture**
  - Conceptual classes – εννοιολογικές κλάσεις
  - Flynn Classes κλάσεις κατά Flynn
  - Interconnects – Διασυνδέσεις
- **High Performance Computing system architectures**  
Υπολογιστές Υψηλών Επιδόσεων

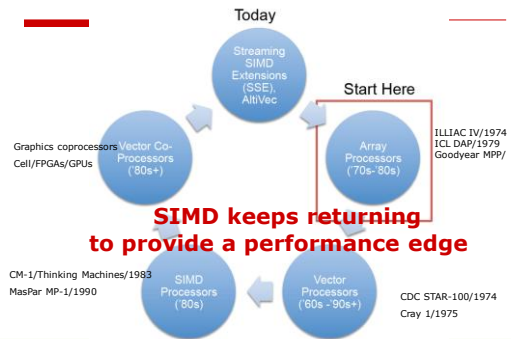
**Development over time**



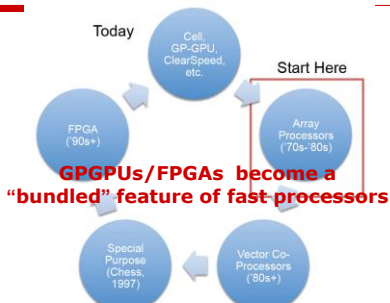
**The cycle of Massive Parallelism  
Ο κύκλος της Μαζικής Παραλληλίας**



**The SIMD Cycle Ο Κύκλος SIMD  
Single Instruction Multiple Data**



**The Co-processors cycle  
Ο κύκλος των συνεπεξεργαστών**



**Floating-point operations/sec FLOPS**

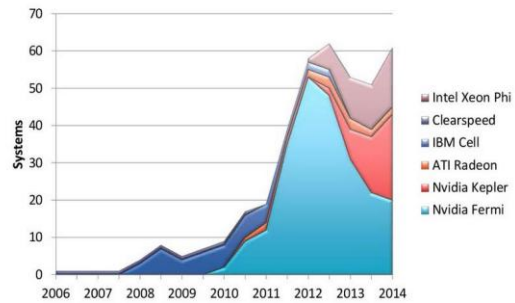
Name	Abbr.	FLOPS
kiloFLOPS	kFLOPS	10 <sup>3</sup>
megaFLOPS	MFLOPS	10 <sup>6</sup>
gigaFLOPS	GFLOPS	10 <sup>9</sup>
teraFLOPS	TFLOPS	10 <sup>12</sup>
petaFLOPS	PFLOPS	10 <sup>15</sup>
exaFLOPS	EFLOPS	10 <sup>18</sup>
zettaFLOPS	ZFLOPS	10 <sup>21</sup>
yottaFLOPS	YFLOPS	10 <sup>24</sup>

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών  
**43<sup>rd</sup> List: The TOP 10**

#	Site	Manufacturer	Computer	Country	Costs	Nodes (P/Nodes)	Power (MW)
1	National University of Defense Technology	HUGT	Intel Xeon Phi NUDT TH-FB-FEP, Xeon 12C 2.2GHz, IntelXeon Phi	China	3,130,000	339	17.1
2	Oak Ridge National Laboratory	Cray	Intel Cray XK7, Opteron 16C 2.0GHz, Gemini, NVIDIA K20	USA	560,640	17.6	8.21
3	Lawrence Livermore National Laboratory	IBM	Intel Blue Gene-Q, Power BGC 16C 1.6GHz, Custom	USA	1,572,860	17.2	7.81
4	RIKEN Advanced Institute for Computational Science	Fujitsu	Intel SPARC64 V8 2.0GHz, Tofu Interconnect	Japan	795,020	10.5	12.1
5	Argonne National Laboratory	IBM	Intel Blue Gene-Q, Power BGC 16C 1.6GHz, Custom	USA	786,432	8.59	3.91
6	Swiss National Supercomputing Centre (CSCS)	Cray	Intel Cray XC30, Xeon ES 8C 2.8GHz, Arise, NVIDIA K20	Switzerland	115,980	6.27	2.32
7	Texas Advanced Computing Center/UT	Dell	Intel PowerEdge C8220, Xeon ES 8C 2.8GHz, Intel Xeon Phi	USA	482,462	5.17	4.51
8	Forschungszentrum Juelich (FZJ)	IBM	Intel Blue Gene-Q, Power BGC 16C 1.6GHz, Custom	Germany	458,752	5.01	2.3K
9	Lawrence Livermore National Laboratory	IBM	Intel Blue Gene-Q, Power BGC 16C 1.6GHz, Custom	USA	393,216	4.29	1.91
10	Government	Cray	Intel Cray XC30, Xeon ES 12C 2.0GHz, Arise	USA	225,944	3.14	

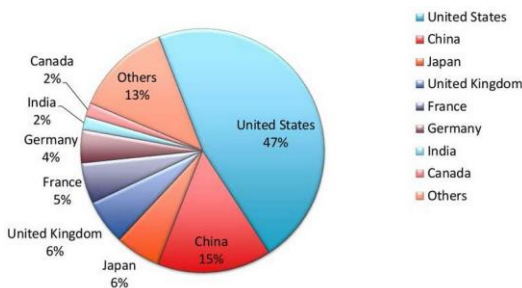
Κ. Χαλδάνης, Επιστολή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 43

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών  
**Accelerators**



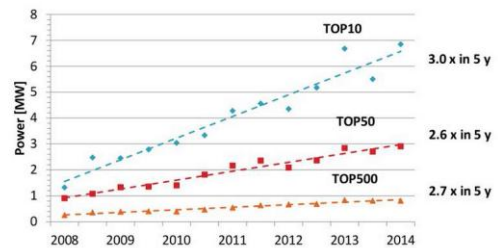
Κ. Χαλδάνης, Επιστολή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 44

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών  
**Countries / System Share**



Κ. Χαλδάνης, Επιστολή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 45

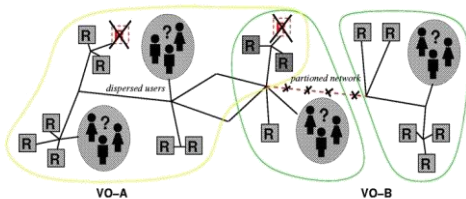
Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών  
**Power Consumption**



Κ. Χαλδάνης, Επιστολή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 46

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών  
**Grid computing Υπολογιστική Πλέγματος**

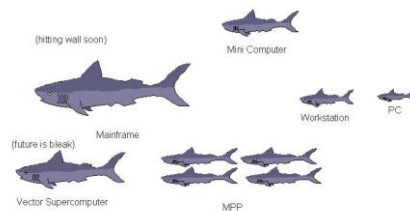
“Resource sharing & coordinated problem solving in dynamic, multi-institutional virtual organizations”



Κ. Χαλδάνης, Επιστολή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 47

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών  
**Early 1990 Computer Food Chain**

Early 1990 Computer Food Chain



Κ. Χαλδάνης, Επιστολή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 48



Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## Replacing Big Irons

Κ. Χαλάτσος, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 49

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## Grid Computing is About ...

Resource sharing & coordinated problem solving in dynamic, multi-institutional virtual organizations

"Telescience Grid", Courtesy of Mark Elliman 14

Κ. Χαλάτσος, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 50

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## Grid's main idea Κύρια Ιδέα του Πλέγματος

- To treat CPU cycles and software like commodities.
  - Θεωρείς τους κύκλους της CPU και το λογισμικό σαν κοινό εμπόρευμα.
- Enable the coordinated use of geographically distributed resources – in the absence of central control and existing trust relationships.
  - Κάνεις συντονισμένη χρήση των γεωγραφικά καταμετρημένων πόρων – με απουσία κεντρικού ελέγχου και υφιστάμενες σχέσεις εμπιστοσύνης.
- Computing power is produced much like utilities such as power and water are produced for consumers.
  - Η Υπολογιστική Ισχύς παράγεται σαν κοινή ωφέλεια, όπως το ρεύμα και το νερό παράγονται για τους καταναλωτές. Οι χρήστες θα έχουν πρόσβαση στην ΥΙ όταν την ζητούν.
- Users will have access to "power" on demand
  - "Όταν το δίκτυο είναι τόσο γρήγορα όσο οι εσωτερικές διασυνδέσεις του υπολογιστή, η μηχανή αποσυντίθεται στο όλο δίκτυο σε μια σειρά από συσκευές ειδικού σκοπού» -
- "When the Network is as fast as the computer's internal links, the machine disintegrates across the Net into a set of special purpose appliances" -

Κ. Χαλάτσος, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 51

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## The Grid Architecture Picture

Κ. Χαλάτσος, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 52

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## A Comparison Μια σύγκριση

SERIAL	PARALLEL	GRID
❖ Fetch/Store	❖ Fetch/Store	❖ Fetch/Store
❖ Compute	❖ Compute/ communicate	❖ Discovery of Resources
	❖ Cooperative game	❖ Interaction with remote application
		❖ Authentication / Authorization
		❖ Security
		❖ Compute/Communicate
		❖ Etc

Κ. Χαλάτσος, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 53

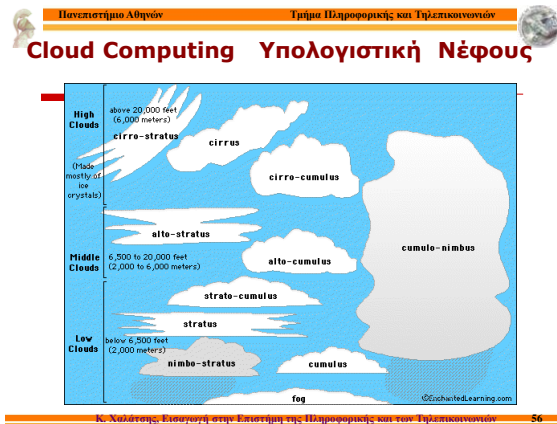
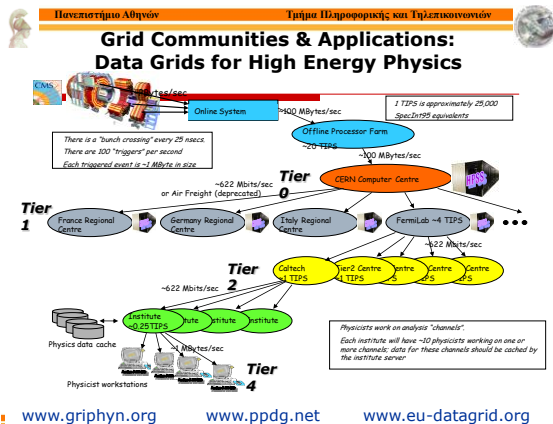
Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

## An Example Virtual Organization: CERN's Large Hadron Collider

1800 Physicists, 150 Institutes, 32 Countries

100 PB of data by 2010; 50,000 CPUs?

Κ. Χαλάτσος, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 54



Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

### Definition Ορισμός

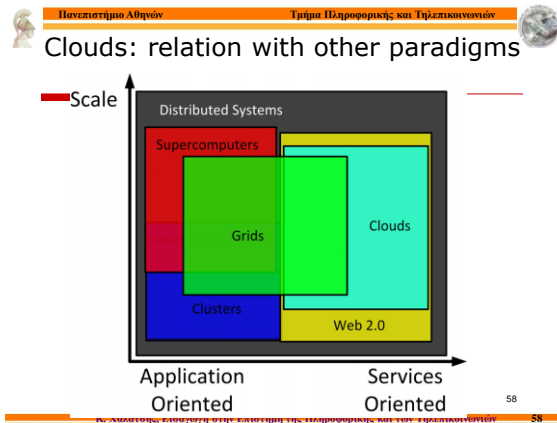
"A large-scale distributed computing paradigm that is driven by economies of scale, in which a pool of abstracted, virtualized, dynamically-scalable, managed computing power, storage, platforms, and services are delivered on demand to external customers over the Internet."

"Μια μεγάλη κλίμακα κατανεμημένη υπολογιστική ισχύς, που βασίζεται σε οικονομίες κλίμακας, στην οποία ένα σύνολο αφηρημένης, εικονικής, δυναμικά επεκτάσιμης, διαχειριζόμενης υπολογιστικής ισχύος, αποθήκευσης, πλατφόρμων, καθώς και υπηρεσιών που παρέχονται σε ζήτηση σε εξωτερικούς πελάτες μέσω του Διαδικτύου."

(According to Foster, Zhao, Raicu and Lu, Cloud Computing and Grid Computing 360-Degree Compared, 2008)

57

Κ. Χαλδής, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 57



Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

### Clouds: services Υπηρεσίες

□ Infrastructure as a Service (IaaS)  
 Η υποδομή ως Υπηρεσία:  
 hw, sw, equipments, can scale up and down dynamically (elastic). E.g.:

- Amazon Elastic Compute Cloud (EC2) and Simple Storage Service (S3)
- Eucalyptus: open source Cloud implementation compatible with EC2 (allows to set up local cloud infra prior to buying services)

59

Κ. Χαλδής, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 59

Πανεπιστήμιο Αθηνών Τμήμα Πληροφορικής και Τηλεπικοινωνιών

### Clouds: services Υπηρεσίες

□ Platform as a Service (PaaS)  
 Η πλατφόρμα ως Υπηρεσία:  
 offers high level integrated environment to build, test, and deploy custom apps.

- Restrictions on sw used to develop apps in exchange for built-in scalability. E.g.: Google App Engine

60

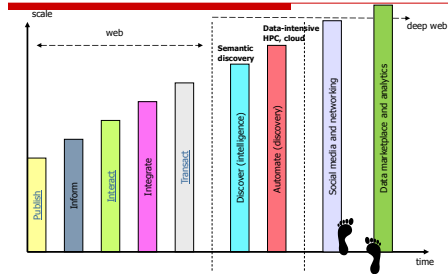
Κ. Χαλδής, Εισαγωγή στην Επιστήμη της Πληροφορικής και των Τηλεπικοινωνιών 60

# Clouds: services Υπηρεσίες

- Software as a Service (SaaS)  
 Το λογισμικό ως Υπηρεσία:  
 delivers special purpose software  
 that is remotely accessible. E.g.,:  
 Google Maps, Live Mesh from  
 Microsoft etc

61

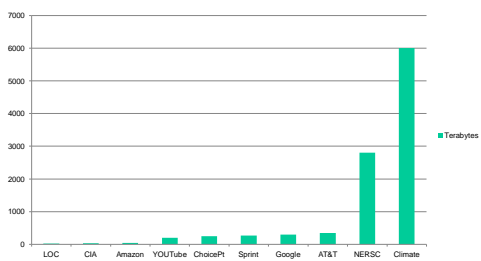
# Evolution of Internet Computing



62

# Top Ten Largest Databases

Top ten largest databases (2007)



Ref: <http://www.focus.com/fyi/operations/10-largest-databases-in-the-world/>

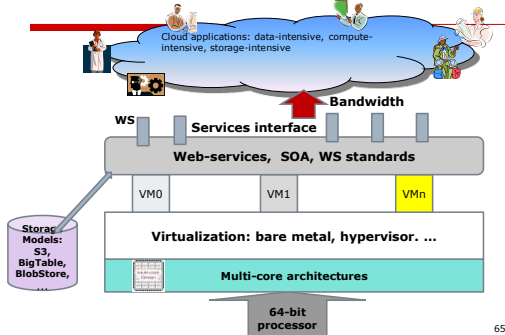
63

# Top Ten Largest Databases today ?

- No. 1 - [The World Data Centre for Climate](#)
- No. 2 - [National Energy Research Scientific Computing Center](#)
- No. 3 - [AT&T](#)
- No. 4 - [Google](#)
- No. 5 - [Sprint](#)
- No. 6 - [ChoicePoint / LexisNexis](#)
- No. 7 - [YouTube](#)
- No. 8 - [Amazon](#)
- No. 9 - [Central Intelligence Agency \(CIA\)](#)
- No. 10 - [Library of Congress](#)

64

# Enabling Technologies



65